

스위칭 회로 중급 문제 20문제

1. NMOS 스위치가 포화 영역에 있을 때, 드레인 전류를 결정하는 인자는 무엇이며, 드레인-소스 전압에 따라 어떻게 변하는가?

풀이:

포화 영역에서는 드레인 전류는 주로 게이트-소스 전압 V_{GS} 에 의해 결정되며, V_{DS} 가 충분히 크면 전류는 거의 일정합니다.

해설:

드레인 전류 공식: $I_D = K \frac{(V_{GS} - V_{th})^2}{2}$, $V_{DS} > V_{DSsat}$ 이면 전류는 포화되어 V_{DS} 에 민감하지 않습니다.

답:

게이트-소스 전압이 주요 인자이며, V_{DS} 가 충분히 크면 전류는 일정합니다.

2. CMOS 인버터에서 입력이 '1'일 때, 어떤 MOSFET이 ON/OFF 상태가 되며 출력 전압은 어떻게 되는가?

풀이:

입력이 '1'이면 PMOS는 OFF, NMOS는 ON. 출력은 GND에 연결되어 '0'이 됩니다.

해설:

CMOS 인버터는 NMOS가 풀다운, PMOS가 풀업 역할을 하며 상보적으로 동작합니다.

답:

NMOS ON, PMOS OFF, 출력=0V

3. NMOS 스위칭 회로에서 부하가 병렬로 연결된 경우, 드레인 전류는 어떻게 계산하는가?

풀이:

병렬 부하의 전류 합으로 결정됩니다. $I_{total} = \sum_i \frac{V}{R_i}$

해설:

옴의 법칙을 각 병렬 저항에 적용 후 합산하면 전체 드레인 전류를 구할 수 있습니다.

답:

$$I_D = \sum_i \frac{V}{R_i}$$

4. NMOS 스위칭 회로에서 게이트 저항을 추가하면 어떤 영향이 있는가?

풀이:

게이트 충전 및 방전 속도가 느려져 스위칭 속도가 감소합니다.

해설:

게이트는 커패시터 특성이 있으므로 저항과 RC 지연이 생깁니다.

답:

스위칭 속도가 감소합니다.

5. 드레인-소스 전압이 $V_{DS} = 0.1\text{ V}$ 일 때 NMOS가 포화 영역에 있는가? 이유는?

풀이:

아닙니다. 포화 조건은 $V_{DS} \geq V_{GS} - V_{th}$ 이므로 V_{DS} 가 너무 작으면 선형 영역입니다.

해설:

포화 영역이 되려면 드레인 전압이 게이트-소스 전압과 문턱전압 차이를 넘어야 합니다.

답:

아니다. 선형 영역입니다.

6. NMOS의 ON 상태 전압 강하가 0.2 V 일 때, 부하 전류가 10 mA 라면 채널 저항은 얼마인가?

풀이:

$$R_{DS(\text{on})} = V/I = 0.2/0.01 = 20\ \Omega$$

해설:

ON 상태에서의 드레인-소스 저항 계산입니다.

답:

$20\ \Omega$

7. CMOS NAND 게이트의 입력이 모두 '1'일 때 출력은 무엇인가?

풀이:

NMOS가 직렬 ON, PMOS가 병렬 OFF $\rightarrow$ 출력 '0'

해설:

NAND 논리는 모든 입력이 1일 때만 출력이 0입니다.

답:

0

8. 스위칭 회로에서 게이트 전압이 문턱전압과 거의 같다면 NMOS 전류는 어떤 상태인가?

풀이:

아주 작은 전류가 흐르는 서브임계 영역입니다.

해설:

$V_{GS} \approx V_{th}$ 이면 미세한 전류가 흐릅니다.

답:

서브임계 영역, 매우 작은 전류

9. NMOS 풀업 저항 회로에서 $V_{DD} = 5\text{ V}$, $R = 1\text{ k}\Omega$, $R_{DS(\text{on})} = 50\text{ }\Omega$ 일 때 부하 전류는 얼마인가?

풀이:

$$I = V / (R + R_{DS}) = 5 / (1000 + 50) \approx 4.76\text{ mA}$$

해설:

옴의 법칙 적용, 저항 합산 고려

답:

약 4.76 mA

10. CMOS 인버터의 스위칭 임계 전압은 V_{DD} 의 몇

풀이:

대략 $V_{DD}/2$

해설:

이상적인 CMOS 인버터는 입력전압이 $V_{DD}/2$ 근처에서 출력 전환이 일어납니다.

답:

약 50% ($V_{DD}/2$)

11. NMOS 스위치에서 부하가 병렬 연결된 LED일 때, 스위칭 손실을 최소화하려면 무엇을 고려해야 하는가?

풀이:

채널 저항을 낮추고, 게이트 충전/방전 시간을 줄입니다.

해설:

스위칭 시 전압과 전류가 겹치면 손실 발생 → 저저항, 빠른 게이트 전압 변화 필요

답:

채널 저항 최소화, 게이트 RC 지연 최소화

12. 스위칭 회로에서 게이트에 병렬 커패시터를 추가하면 어떤 영향이 있는가?

풀이:

RC 시간 상수가 증가하여 스위칭 속도가 느려집니다.

해설:

커패시터가 클수록 게이트 전압 변화에 시간이 더 필요합니다.

답:

스위칭 속도 감소

13. 스위칭 회로에서 노이즈에 민감한 경우, 어떤 설계 요소를 검토해야 하는가?

풀이:

게이트 신호 라인, 폴업/폴다운 저항, 전원 안정성 등을 확인합니다.

해설:

노이즈는 불필요한 ON/OFF를 유발 → 회로 안정성 개선 필요

답:

게이트 신호 품질, 저항, 전원 안정성

14. NMOS 드레인 전류가 10 mA, $V_{DS} = 0.5\text{ V}$ 일 때 채널 저항은 얼마인가?

풀이:

$$R_{DS} = V/I = 0.5/0.01 = 50\ \Omega$$

해설:

옴의 법칙으로 ON 저항 계산

답:

50 Ω

15. CMOS NOR 게이트에서 모든 입력이 '0'이면 출력은?

풀이:

PMOS 모두 ON, NMOS 모두 OFF → 출력 '1'

해설:

NOR 논리: 입력 모두 0이면 출력 1

답:

1

16. NMOS 소자가 OFF 상태에서 소량의 누설 전류가 흐르는 이유는?

풀이:

서브임계 영역에서 전자 터널링 및 누설 경로 존재

해설:

이상적인 차단은 불가능하며, 소량 전류가 존재

답:

서브임계 누설 전류

17. NMOS 스위치에서 게이트 전압이 급격히 변하면 어떤 문제가 발생할 수 있는가?

풀이:

과도 전류 스파이크와 EMI 발생 가능

해설:

급격한 스위칭은 회로에 전기적 스트레스와 노이즈를 유발

답:

과도 전류 및 EMI 발생

18. 드레인-소스 전류 $I_D = K(V_{GS} - V_{th})^2/2$ 에서 K 의 의미는?

풀이:

K 는 트랜지스터의 공정/채널 특성 상수입니다.

해설:

채널 폭, 길이, 이동도, 산화막 두께 등에 따라 결정

답:

채널 특성 상수

19. 스위칭 회로에서 게이트 신호가 충분히 크지 않으면 출력 전압이 불완전하게 되는 이유는?

풀이:

NMOS 채널이 충분히 열리지 않아 드레인 전압 강하가 발생

해설:

$V_{GS} < V_{th} + \text{충분한 여유} \rightarrow \text{완전 ON 불가}$

답:

채널이 완전히 열리지 않아서

20. 스위칭 회로에서 드레인 부하가 커패시터일 때, 스위칭 시 어떤 현상이 발생하는가?

풀이:

충전/방전에 따른 전류 스파이크 발생

해설:

커패시터 부하는 스위칭 시 순간적으로 큰 전류 요구

답:

전류 스파이크 발생